

ECRプラズマCVD法によるSiO₂膜

NTT LSI 研究所 町田 克之

SiO₂ Film Formed by Using ECR Plasma CVD

Katsuyuki Machida

NTT LSI Laboratories

Abstract

This paper describes the characteristics of SiO₂ formed by ECR plasma CVD and the application of this method to the LSI process. The thin film characteristics of ECR-SiO₂ deposited at a low temperature are similar to those of thermal-SiO₂. Applying rf bias to the substrate, the planarization of the SiO₂ surface can be carried out and the narrow gap with an aspect ratio of over 3.0 can be filled with SiO₂. For the interlevel dielectrics film with VLSI multilevel interconnection, the formation of ECR-SiO₂ with a large number of Si-H bonds as the water-blocking layer under water-containing films reduces the hot-carrier degradation of MOSFET.

1. はじめに

LSIの製造において、各素子を結ぶ配線の絶縁材料としてSiO₂膜が広く用いられている。LSIの開発当初、すなわち、配線の巾が太く、また、配線間が広い場合や素子の寸法が大きい場合は、このSiO₂膜に対する要求条件として、単に、被覆材としての位置付けでしかなかった。しかし、微細化と共に、SiO₂膜に対する条件として、低温で形成すること、良質であること、堆積後のSiO₂膜の表面が、多層配線を形成するために、平坦であることなどが求められるようになってきた。以上の条件を満たすSiO₂膜の形成方法として、我々は、ECR(Electron Cyclotron Resonance)プラズマCVD法〔1〕によるSiO₂膜に着目し、LSIプロセスへの適用を行うために研究開発を行ってきた。

〒243-01 神奈川県厚木市森の里若宮3-1
TEL 0462-40-2473

本稿では、最初に、ECRプラズマCVD法による基本特性、次に、我々が考案したバイアスECR法による平坦化法〔2、3〕、最後に、ECRプラズマCVD法によるSiO₂膜を用いたデバイスの信頼性改善効果〔4〕について記述する。

2. ECRプラズマCVD法によるSiO₂膜の基本特性

ECRプラズマCVD法の基本装置構成を図1に示す。基本構成はECRプラズマを生成するためのスラズマ室とSiO₂膜を成膜する試料室とに大別される。プラズマ生成室に酸素をArを導入し、試料室にSiH₄を導入しSiO₂膜を形成するものである。通常のプラズマを用いたCVD法ではプラズマの生成室と試料室が同じであり、この点がECRプラズマCVD法の特徴もある。ここでは、ECRプラズマの原理について

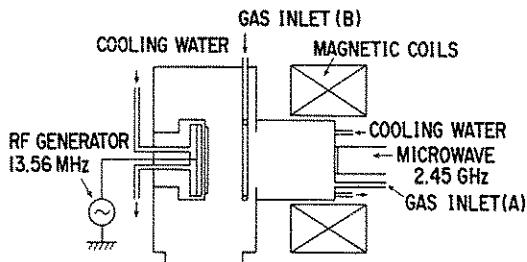


Fig. 1 ECR plasma CVD system

割愛するが、基本的にはイオンのエネルギーが20-30eVと低いこと及びプラズマの密度が高いことである。ここで、ECRプラズマCVD法によるSiO₂膜の基本特性について表1に示す。表からもわかるように低温で形成しているにもかかわらず、良質のSiO₂膜を形成していることが理解できる。

Table 1. Thin film characteristics of ECR-SiO₂

項目	ECR-SiO ₂	熱酸化膜
屈折率	1.47	1.46
密度	2.20 g/cm ³	2.30g/cm ³
BHFエッチングレート ¹⁾	750 Å/min	600 Å/min
応力	~2x10 ⁹ dyn/cm ² ²⁾	~1x10 ⁹ dyn/cm ²
絶縁耐圧	~10MV/cm	~10MV/cm
比誘電率	4.2	3.9

1) BHF(Buffered HF) 2) compression

3. バイアスECR法による平坦化技術

図2にバイアスECR法の平坦化原理を示す。図2(a)中D₁、D₂は平坦部及び配線間の底の堆積速度である。Eは平坦部、及び配線間のエッティング速度である。バイアスECR法は、ガス圧が低く、粒子の平均自由行程が長いために、堆積粒子の方向性が基板に対して垂直であり、狭い線間でもSiO₂膜を埋め込むことが可能であり、広い線間に埋め込んだ絶縁膜表面の高さと狭い所の高さが同じである。すなわち、常に、D₁ = D₂でありアスペクト比（配線の膜厚あるいは溝深さ／配線間あるいは溝巾）に関係なく埋め込みが可能である。ここで、平坦化ができる理由を図2(b)に示す。スパッタリング現象

の特徴として、スパッタされる面が傾斜面ほど平坦な面よりもスパッタ効率が大きいことが知られている〔5〕。図2(b)に示すように、平坦面で堆積速度がエッティング速度よりも勝った条件を設定すると、傾斜面では、逆に、エッティング速度が勝る。その結果、平坦面では膜形成が進行すると同時に、凸部分はエッティングされ、最終的に平坦化が実現される。以上がバイアスECR法の平坦化の原理である。

ここで、平坦化を行う前に狭い線間をSiO₂膜で埋め込む必要がある。ECRプラズマCVD

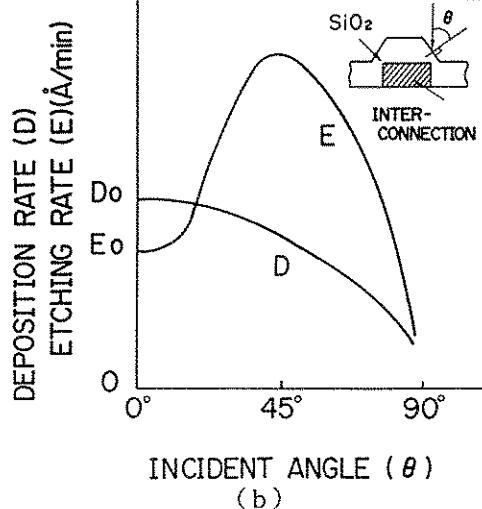
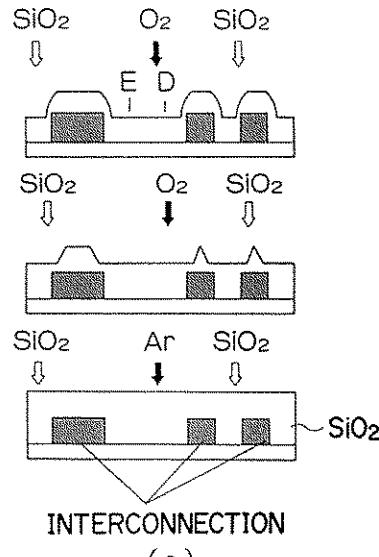


Fig. 2 Principle of SiO₂ planarization with bias-ECR method.

法の埋め込み特性を説明する。ECRプラズマCVD法による SiO_2 膜の埋め込み特性を図3に示す。比較のために、スパッタリング法による埋め込み特性を同時に示す。評価は、Si段差を用いた。Sは溝幅、Hは溝深さ、aは平坦面の SiO_2 膜の堆積膜厚、bは溝底部での膜厚を示す。溝深さHは $1.5\mu\text{m}$ 一定とし、 SiO_2 の堆積膜厚は $0.5\mu\text{m}$ とした。図よりスパッタリング法では、アスペクト比1を越えると埋め込み比が0.6以下になる。一方、ECRプラズマCVD法ではアスペクト比2.0で0.8の埋め込み比を示す。さらに、バイアスを印加すると、アスペクト比3.5できさえ、0.8の埋め込み比を示す。この理由として、バイアスの効果により、酸素イオンが、溝の開口部側壁に付着した SiO_2 をスパッタエッチングするために、溝の開口部が塞がらないために、堆積粒子が溝底部にまで到達できるからと考える。

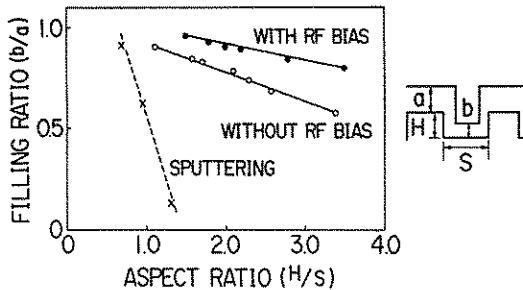


Fig. 3 SiO_2 filling characteristics

本方法をアスペクト比2.0のSi段差($0.5\mu\text{m}$ L & S、深さ $1.0\mu\text{m}$)に適用した例を図4に示す。図4は埋め込み、かつ、平坦化後のSEM写真である。 SiO_2 が高アスペクト比の溝の中に埋め込まれ、かつ、 SiO_2 の表面が完全に平坦化されていることがわかる。本方法の欠点は平坦化する方法としては、パターンの制約やスループットが低いということが挙げられる。しかし、バイアスを印加する方法は埋め込み特性の向上や多層配線のプロセスの簡素化を実現すると言う点で、最近、CMP(Chemical Mechanical Polishing)との組み合わせでバイアスECR法を使う方法が注目を集めている。

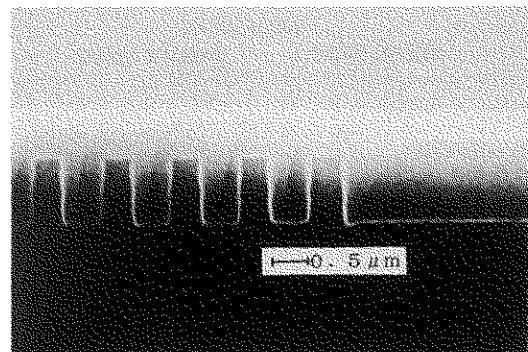


Fig. 4 SEM micrograph of planarized SiO_2 surface

4. ECRプラズマCVD法による SiO_2 膜を用いたデバイスの信頼性改善効果

デバイスの微細化に伴いホットキャリア耐性と呼ばれる信頼性の問題が重要視されるようになってきた。特に、MOSトランジスタの水分を多く含む層間膜(SOG(Spin on Glass)膜やTEOS-O₂膜など)の水によるホットキャリア耐性劣化が指摘されるようになってきた[6]。SOG膜などの流動性膜は層間膜の表面の平坦化にとって不可欠であり、これらの膜を使いながら水分をデバイスまで拡散させない方法として、我々はECRプラズマCVD法による SiO_2 膜(以下、ECR-SiO₂膜と呼ぶ。)を層間膜の最下層に形成し水分を阻止する方法を提案した[7]。ここでは、水分阻止の効果とそのメカニズムについて説明する。

ECR-SiO₂膜の膜質とホットキャリア耐性の関係について説明する。評価対象の試料は図5(a)に示された構造であり、第2層間膜の最下層に形成するECR-SiO₂膜の膜質を変化し、その時のホットキャリア耐性を調べた。膜質を変えるパラメータとして SiH_4/O_2 流量比(以下では α で示す)を設定した。図5(b)にトランジスタの特性を示すgmの変動寿命の α 依存性を示す。ここで、 α は0.25~0.69と変化させた。ECR-SiO₂膜を用いず、SOGやTEOS-O₂酸化膜のみで層間絶縁膜を形成したデバイスの寿命は(図中×印で示したプロット)非常に短く、電源電圧を3.3Vとした場合($1_{\text{sub}}/W_a =$

$0.12 \mu\text{A}/\mu\text{m}$) の寿命は数10か月～1年程度である。 α を0.25、0.5と増加するのに従って寿命は伸び、特に α が0.5では要求寿命10年を満足するに至っている。さらに α を0.69とした場合、SOGやTEOS-O₃酸化膜を用いないML1止めのデバイスと同じ寿命を示すことから、 $\alpha=0.69$ では、デバイスへの水の侵入を完全に阻止していることがわかる。

以上から、水阻止能とECR-SiO₂膜の形成条件であるSiH₄/O₂の流量比とに強い相関があることがわかった。

水阻止の様子を調べるために、Si基板上にSOGを $0.1\mu\text{m}$ 堆積し、さらに、その上層に種

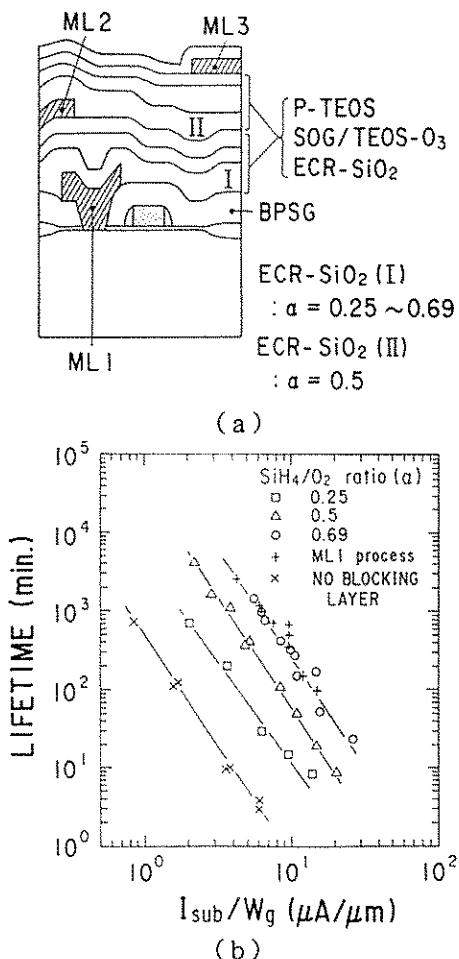


Fig. 5 Hot-carrier lifetime as a function of I_{sub}/W_g .

々のSiH₄/O₂流量比(α)でECR-SiO₂膜を形成した時の水のTDS特性(昇温脱離法)を図6に示す。 α が大きくなるに従って、SOG膜中からの水分放出量は減少し、 α が0.69以上では水分放出はほとんどないことがわかる。従って、 α が0.69以上であれば完全な水阻止機能があることがわかる。

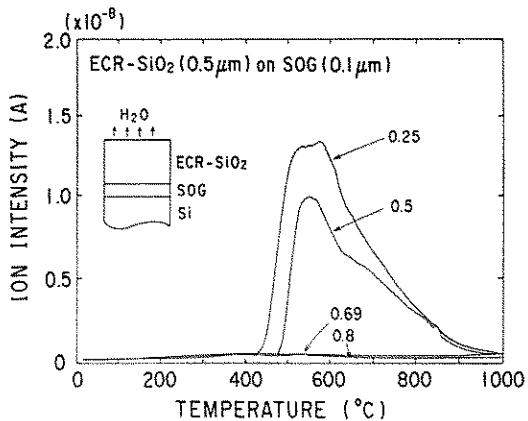


Fig. 6 TDS of water from SOG capped with ECR-SiO₂ as a function of gas flow ratio (α).

次に、 α が変化した時にECR-SiO₂膜中の水阻止機能を向上させる要因について検討した。図7にECR-SiO₂膜の α とIR(赤外吸収法)のスペクトルの関係を示す。特徴的なピークは 3650cm^{-1} と 2260cm^{-1} 付近に観察される。 3650cm^{-1} のピークはSi-OHのピークであり、このピークは α が大きくなるに従って小さくなる。一方、 α が大きくなるに従って 2260cm^{-1} の吸収が大きくなっている。これは、Si-H基のピークを示し、Siに酸素が3個と水素が結合したものであり、 α が0.69以上の時は水素がさらに結合したものとして、 2170cm^{-1} に吸収が現れていると考えられる[8, 9]。このIRの結果より、 α の変化によりECR-SiO₂膜中のSi-Hの濃度が変化していることがわかった。TDSとIRから実際に水素とSi-OHの濃度を求めた結果を図8に示す。TDSにより水素濃度を求める方法は、あらかじめ求めておいた水素濃度とTDSの積分値との関係を用いた。また、IRから

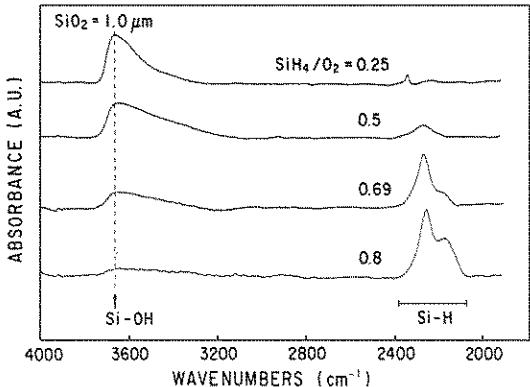


Fig. 7 IR spectra of ECR-SiO₂ for various gas flow ratios.

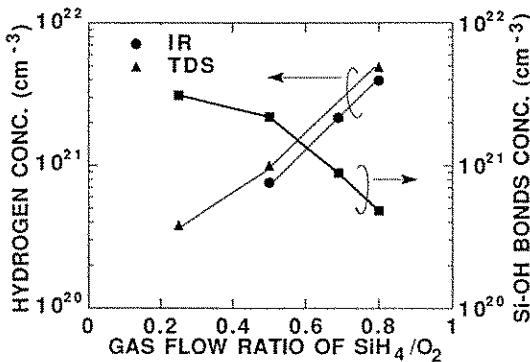


Fig. 8 Hydrogen concentrations measured by TDS and IR.

の導出は、吸収強度の面積を求め、これをSi-Hの吸収断面積($7.4 \times 10^{-18} \text{ cm}^2$)で割ることにより求めた[10]。Si-OHの濃度はA. Hartstein等の手法により求めた[8]。図8より、Si-OHの濃度は α の増加と共に減少している。水素に関しては、IRとTDSによる水素の導出値が良く一致していることがわかる。また、 α を増加すると、単調に水素濃度が増加していることがわかる。水阻止能に優れた特性を示す α が0.69以上の場合は、水素濃度が $2 \times 10^{21} \text{ cm}^{-3}$ 以上であり、SOGやTEOS-O₂酸化膜に含まれる水分濃度とオーダーが一致していることがわかる。ECR-SiO₂膜中にSi-H基が多量に形成される理由として、流量比の制御だけでなく、本来、ECR-SiO₂膜が200°C以下の低温で形成されるためであると考えられる。

ECR-SiO₂膜中に水が侵入(拡散)してきた時にECR-SiO₂膜中でどのような反応が生じているかを調べるために、SOG上にECR-SiO₂膜を形成し、Si-H基の挙動を調べた。図9に、SiH₄/O₂流量比 α が0.5の時のECR-SiO₂膜、SOG、SOG上にECR-SiO₂膜を堆積した3種類の試料での水と水素のTDS特性を示す。図から以下のことがわかる。

- (I) ECR-SiO₂膜だけの場合、H₂Oの放出は極めて少なく、逆に水素の放出が多い。
- (II) SOG膜だけの場合、H₂Oは130°Cから放出が始まり、広い範囲で放出している。一方、H₂の放出は極めて少ない。
- (III) SOG上にECR-SiO₂膜を形成した2層膜の場合、水素の放出量は、ECR-SiO₂膜とSOG膜からのそれぞれの水素の放出量の和よりも多く、また、放出のピーク位置が100°C程度低い側にシフトしている。一方、水分放出量に関しては、SOG单層膜の時と比較して400°C以上から放出が始まり、ピーク位置も高い温度側にシフトしている。このことは、ECRプラズマ

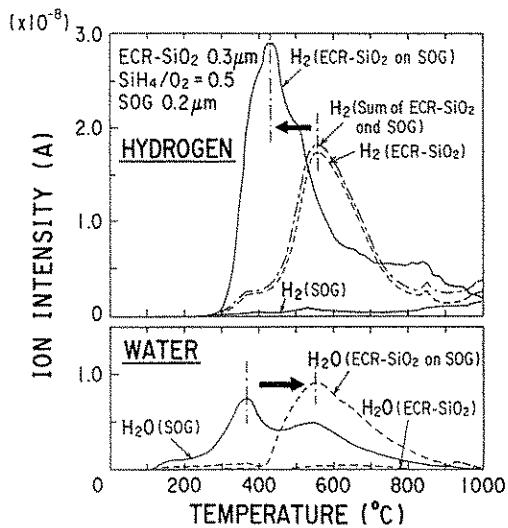


Fig. 9 TDS of water and hydrogen for three kinds of samples, SOG capped with ECR-SiO₂, SOG, and ECR-SiO₂. Sum of hydrogen desorption for ECR-SiO₂ and SOG is also shown.

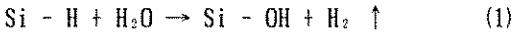
CVD法によるSiO₂膜中でH₂Oと何かが膜中で反応していることを示唆している。以上のことから水阻止のメカニズムとして以下の反応が考えられる。

(I) Si-HがH₂Oの濃度に比較して非常に少ない場合 ($\alpha < 0.25$)、

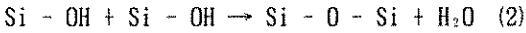
この時は、水の阻止能力はなく、拡散が生じる。

(II) Si-HがH₂Oの濃度と同程度に存在する場合 ($\alpha = 0.5$)、

この場合、最初に次の反応が生じる。すなわち、



しかし、Si-Hの濃度が少ないので、次の重合反応が生じ水が放出される。すなわち、



(III) Si-HがH₂Oの濃度より多い場合 ($\alpha \geq 0.69$)、

すなわち、この場合は(1)式が進むが、次式の
 $Si - H + Si - OH \rightarrow Si - O - Si + H_2 \uparrow \quad (3)$
が生じ、水が放出されることはない。さらに(1)、(3)式から、



が導かれ、水分が分解され放出されることのないことがわかる。

以上がE CRプラズマCVD法によるSiO₂膜の水分阻止のメカニズムであり、反応式の詳細な証明等については、文献〔4〕を参照して頂きたい。

5. まとめ

E CRプラズマCVD法によるSiO₂膜の特徴について概説した。基本的な特徴を整理すると、(1)低温で形成され、かつ、熱酸化膜と同等の良質のSiO₂膜であること、(2)低压で膜形成を行うために高いアスペクト比のサブミクロン配線に対して埋め込みが可能であること、(3)水分の阻止膜として優れた膜であること、である。E CRプラズマCVD法によるSiO₂膜のLSIプロ

セスへの試みは、約10年前から進められてきた。現在、E CRプラズマCVD装置の技術開発も進み、実際にLSI製造に有効に利用され始めている。また、E CRプラズマCVD法によるSiO₂膜については、プラズマ診断の難しさから、基本的に「何故低温で良質の膜が形成できるのか」等について解明されていないのが実情である。反応過程やプラズマの解明など、多くの研究課題があることは言うまでもないことであるが、今後、さらに、研究開発が進み、他の分野への展開が期待されるものと思われる。

References

- [1] S. Matsuo and M. Kiuchi, Jpn. J. Appl. Phys. Lett. 22, L210 (1983).
- [2] K. Machida and H. Oikawa, J. Vac. Sci. & Technol. B(4), Jul/Aug, 818 (1986)
- [3] K. Machida, C. Hashimoto, and H. Oikawa, J. Vac. Sci. & Technol. B11(2), Mar/Apr, 224 (1993).
- [4] K. Machida, N. Shimoyama, J. Takahashi, Y. Takahashi, N. Yabumoto, and E. Arai, IEEE, Transactions on ED, Vol. 41, No. 5, May, 709 (1994).
- [5] C. Y. Ting, V. I. Vivalda and H. G. Schaefer, J. Vac. Sci. & Technol. 15(3), May/June, 1105 (1978).
- [6] N. Lifshitz and G. Smolinsky, IEEE Electron Device Lett., vol. 12, No. 3, 140 (1991).
- [7] N. Shimoyama, K. Machida, K. Murase and T. Tsuchiya, Proceedings of 1992 Symposium on VLSI Technology, 94(1992).
- [8] A. Hartstein, D. J. Dimaria, D. W. Dong, and J. A. Kucza, J. Appl. Phys. 51(7), July 3860 (1980).
- [9] G. Lucovsky, Solid State Communications, Vol. 29, 571 (1979).
- [10] W. A. Lanford and M. J. Rand, J. Appl. Phys. 49(4), April, 2473 (1978).